

DISK-REPRODUCING APPARATUS

Patent Number: JP2001067817
Publication date: 2001-03-16
Inventor(s): HORI YOSHIHIRO; WATABE HIROSHI; MAMIYA NOBORU
Applicant(s):: SANYO ELECTRIC CO LTD
Requested Patent: ☐ JP2001067817 (JP01067817)
Application Number: JP19990243356 19990830
Priority Number(s):
IPC Classification: G11B20/14
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To reduce effects by local defects and reproduction failures at a training data field where reproduction clocks are phase corrected.

SOLUTION: The disk-reproducing apparatus reproduces a disk 101 where phase information as a reference for generating clocks is formed on tracks. The apparatus includes a clock-generating means 110 for generating reproduction clocks based on the phase information, a clock phase-correcting means 112 for correcting a phase of the reproduction clocks, a calculating means 111 for calculating a correction amount for correcting a phase difference of the clock signal corrected in phase by the clock phase-correcting means 112 and training data, and supplying the correction amount to the clock-correcting means, and an error-detecting and correcting means 109 for detecting and correcting errors to blocks including at least one or more training data. When a data block is to be reproduced, an initial phase value supplied to the clock-correcting means 112 is changed in accordance with the result of the error-detecting and correcting means 109.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-67817

(P2001-67817A)

(43) 公開日 平成13年3月16日 (2001.3.16)

(51) Int.Cl.⁷

G 1 1 B 20/14

識別記号

3 5 1

F I

G 1 1 B 20/14

テ-マ-ト* (参考)

3 5 1 A 5 D 0 4 4

審査請求 未請求 請求項の数 3 O L (全 10 頁)

(21) 出願番号

特願平11-243356

(22) 出願日

平成11年8月30日 (1999.8.30)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 堀 吉宏

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72) 発明者 渡部 浩志

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

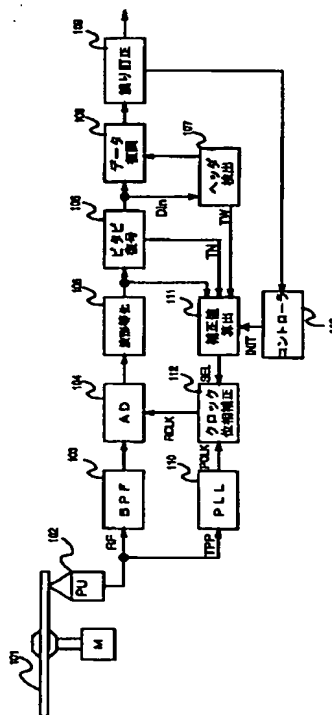
最終頁に続く

(54) 【発明の名称】 ディスク再生装置

(57) 【要約】

【課題】 再生クロックの位相補正を行うトレーニングデータフィールドにおける局所的な欠陥や、再生不良による影響を軽減する。

【解決手段】 クロック生成の基準となる位相情報がトラック上に形成されたディスク101を再生するディスク再生装置において、位相情報に基づき再生クロックを生成するクロック生成手段110と、この再生クロック信号の位相を補正するクロック位相補正手段112と、このクロック位相補正手段112にて位相補正された補正クロック信号とトレーニングデータとの位相ずれを補正する補正量を算出し、クロック補正手段に供給する算出手段111と、少なくとも1つ以上のトレーニングデータを含むブロックに対して誤りの検出及び訂正を行う誤り検出訂正手段109とを備え、データブロックを再生する際、誤り検出訂正手段109の結果に応じてクロック補正手段112に供給する初期位相値を変更する。



【特許請求の範囲】

【請求項1】 クロック生成の基準となる位相情報がトラック上に形成されると共に、前記トラック上の各データ領域の先頭にデータと同期したトレーニングデータが記録されたディスクを再生するディスク再生装置において、

前記位相情報に基づき再生クロックを生成するクロック生成手段と、

このクロック生成手段からのクロック信号の位相を補正するクロック位相補正手段と、

このクロック位相補正手段にて補正された補正クロック信号と前記データ領域に記録されたデータとの位相ずれを補正する補正量を算出し、前記クロック位相補正手段に供給する補正量算出手段と、

少なくとも1つ以上の前記トレーニングデータを含むブロックに対して誤りの検出及び訂正を行う誤り検出訂正手段とを備え、

データブロックを再生する際、前記誤り検出訂正手段の結果に応じて前記クロック補正手段に供給する初期位相値を変更するようにしたことを特徴とするディスク再生装置。

【請求項2】 前記初期位相値が、再生クロックの1周期を n ($n > 1$) 分割した位相のいずれかであることを特徴とする請求項1記載のディスク再生装置。

【請求項3】 前記クロック生成手段が電圧制御発振器(VCO)を含む位相同期ループにて構成されると共に、前記クロック位相補正手段がVCOへの制御電圧にオフセットを与える手段を備え、前記VCOへ供給されるオフセットの値を変更することにより、初期位相値を変更するようにしたことを特徴とする請求項1または2記載のディスク再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、ディスクに予め記録された位相情報の再生信号に基づいて外部クロックを生成し、この外部クロックを用いてデータの再生を行うディスク再生装置に関する。

【0002】

【従来の技術】 従来、光磁気ディスク等のディスク媒体においては、クロックビットやクロックマーク等の位相情報(マーク)が記録トラック上に予め形成されており、記録または再生用のクロックは、かかるクロックビットやクロックマークを再生した信号に基づいて生成されている。

【0003】 図2は、予めクロックマークが形成された光磁気ディスクの一例を示す図である。かかるディスクには、螺旋状の溝(グループ)が所定のピッチで形成されており、データの記録は、このグループと、隣接するグループ間の平面部(ランド)になされる。

【0004】 グループとランド上には、図2に示すよう

に、クロックマーク(FCM: FineClock Mark)が放射状に並ぶように形成されている。この内、グループ上のFCMはランドと同一平面であり、ランド上のFCMはグループと同一深さの窪みである。

【0005】 データの記録または再生時に、かかるFCMを光ビームが走査すると、反射ビームの強度がパルス状に変化し、その結果、反射ビームを受光するセンサ出力にてパルス信号が生じる。外部クロックは、かかるパルス信号に基づいてPLL(Phase Locked Loop)回路によって生成される。

【0006】 しかしながら、このように外部位相情報によりクロックを生成すると、ディスクの温度特性や記録条件、またはディスク記録再生装置の種々の特性バラツキ等によって、生成されたクロックと再生信号との間に位相ズレが生じることがある。

【0007】 そこで、1つのクロックマークとクロックマークに挟まれたデータ領域(Segment)を記録単位として、前記記録単位(予めディスクに記録されている1つのアドレスにて管理される領域)の先頭にデータと同期したトレーニングデータを記録しておき、このトレーニングデータの再生信号に基づいて、前記外部クロックの位相補正を行うようになされている。

【0008】 この点について更に説明する。図2のように、ディスクには螺旋状にグループ(Groove)およびランド(Land)が形成されており、さらに、グループとランド上には、一定回転角毎にFCM(Fine Clock Mark)が形成されている。ここで、あるFCMから次のFCMまでをセグメント(Segment)とし、一つの記録単位としている。そして、セグメントを39個集めて一つのフレームが構成され、更にフレームを16個集めて一つのブロックが構成される。また、前記ブロックに対して、再生データの誤りを訂正或いは検出する目的で誤り訂正符号が付加されて記録される。

【0009】 図3は、ブロック(Block)の構成を示す図であり、各セグメントは、532DCB(Data Clock Bit)のデータ長を有する。なお、FCMが割り当てられるFCMフィールドは12DCBに設定されている。

【0010】 各フレーム中の先頭セグメント(Segment 0)は、当該フレームのアドレスを記録するためのものであり、アドレスの記録は、アドレスフィールド(Address)においてグループまたはランドの片側の壁面をアドレス値に応じてディスクの径方向に振幅(ウォブル)させることにより行われる。なお、当該セグメント(Segment 0)のアドレスフィールドには、光磁気効果によるデータの記録・再生は行われず、上記ウォブルによるアドレス記録のみが行われている。

【0011】 先頭から2番目~39番目のセグメント(Segment 1~Segment 38)は、ヘッダーおよびユーザデータを記録するためのものである。第2番目のセグメント(Segment 1)には、FCMフィールド(FC

M)、プリライトフィールド (Pre-Write)、ヘッダフィールド (Header)、データフィールド (Data)、ポストライトフィールド (Post-Write) が割り当てられる。また、第3番目～第39番目 (Segment 2～Segment 38) には、FCMフィールド (FCM)、プリライトフィールド (Pre-Write)、データフィールド (Data)、ポストライトフィールド (Post-Write) が割り当てられる。各フィールドのデータクロックビット数は図示の通りである。

【0012】プリライトフィールド (Pre-Write)、ヘッダフィールド (Header)、データフィールド (Data)、ポストライトフィールド (Post-Write) には、光磁気効果を利用してデータが記録される。

【0013】上記各フィールドの内、プリライト (Pre-Write) フィールドにはデータの書き出しを示すための固定パターン、例えば“0011”のデータが記録される。また、ポストライト (Post-Write) フィールドにはデータの終結を示すための固定パターンであり、例えば“1100”のデータが記録される。さらに、データフィールドには、外部ソースからのユーザデータに対して誤り訂正符号を付加し、デジタル変調を施したデータ列が記録される。ヘッダフィールドには、データフィールドの開始位置を確認するための固定パターンと再生クロックの位相補正を行うための固定パターンが記録される。位相補正のための固定パターン (トレーニングデータ) は、“1100”のデータを所定回数繰り返すことにより形成される。データの再生時に、かかるトレーニングデータを再生すると、図4に示すように、4DCB周期の正弦波状の再生RF信号が得られる。再生クロックの位相補正は、かかるトレーニングデータの再生RF信号に基づいて行われる。

【0014】次に、位相補正の原理について図5～図7を参照して説明する。

【0015】各図に示す波形信号は、上記トレーニングデータを再生した際の再生RF信号であり、丸印は、再生クロックの発生タイミングを示している。

【0016】尚、図5はクロック位相が適正な場合、図6はクロック位相が再生RF信号に対し先行している場合、図7はクロック位相が再生RF信号に対し遅延している場合を夫々示しており、 X_{i-1} 、 X_i 、 X_{i+1} はクロックの発生タイミングでサンプリングした再生RF信号のサンプル値である。H Level、C Level、L Levelは、それぞれピーク、センタ、ボトムにおける再生RF信号レベルの期待値である。

【0017】ERRは、トレーニングデータの再生RF信号におけるセンタ付近のサンプル値 X_i と期待値C Levelとの差 ($ERR = X_i - C \text{ Level}$) であり、再生RF信号とクロックの位相ずれ量を表している。すなわち、クロック位相が適正な場合 (図5) には、 $ERR = 0$ となり、両者の位相ズレ量は0である。これに対し、クロッ

ク位相が再生RF信号に対し先行している場合 (図6) には $ERR < 0$ となり、逆にクロック位相が再生RF信号に対し遅延している場合 (図7) $ERR > 0$ となる。

【0018】したがって、 $ERR < 0$ であればクロックを遅らせる方向、 $ERR > 0$ であればクロックを進める方向に制御して、図5に示す状態に近づけて行くことにより、再生RF信号とクロックとの同期をとることができるようになる。

【0019】しかしながら、トレーニングデータ領域における局所的な欠陥等によってドロップアウトが発生して再生RF信号が図8のように変形すると、これに応じてERRに乱れが生じる。例えば、図8は、クロック位相が再生RF信号に対し先行している場合 (上記図7に相当) にドロップアウトが発生したものであるが、この場合には、 $ERR < 0$ となり、ドロップアウトが発生していない場合のERRとは正反対の極性を取るようになる。

【0020】また、トレーニングデータ領域の再生RF信号の特性が不良になると、図9のように変形する。これは、クロック位相が再生RF信号に対し遅延 (上記図8に相当) して直流成分が残留したものであるが、この場合も、位相が遅延しているにも拘わらず $ERR > 0$ となり、本来のERRとは正反対の極性を取るようになる。

【0021】

【発明が解決しようとする課題】 上述したように、トレーニングデータにより外部クロック信号の位相調整を行う方法では、当該トレーニングデータの記録部分に欠陥や、再生信号の品質の劣化等により、却って位相のズレを助長するように位相補正がなされる場合がある。

【0022】このため、上記従来の技術にあっては、位相補正が適性になされないデータ領域のデータを良好に再生できなくなるといった問題が生じる。

【0023】この方法を解決するために、穏やかな変化で位相補正を行っていく制御方法があるが、十分な長さのトレーニングデータを準備したり、データ領域を挟んで離散的に配置される複数のトレーニングデータ領域を連続的に取り扱う必要がある。

【0024】しかしながら、十分な長さのトレーニングデータを準備することは記録容量の低下につながり、また複数のトレーニングデータ領域を連続的に取り扱うことは、ランダム再生では逆に収束性が悪く適切な位相補正がなされないといった問題が生じる。

【0025】そこで、本発明は、データを良好に再生できる位相補正を成し得るようにせんとするものである。

【0026】

【課題を解決するための手段】 上記課題を解決するために、本発明は以下の特徴を有する。

【0027】請求項1に係る発明は、クロック生成の基準となる位相情報がトラック上に形成されると共に、前

記トラック上の各データ領域の先頭にデータと同期したトレーニングデータが記録されたディスクを再生するディスク再生装置において、前記位相情報に基づき再生クロックを生成するクロック生成手段と、このクロック生成手段からのクロック信号の位相を補正するクロック位相補正手段と、このクロック位相補正手段にて補正された補正クロック信号と前記データ領域に記録されたデータとの位相ずれを補正する補正量を算出し、前記クロック位相補正手段に供給する補正量算出手段と、少なくとも1つ以上の前記トレーニングデータを含むブロックに対して誤りの検出及び訂正を行う誤り検出訂正手段とを備え、データブロックを再生する際、前記誤り検出訂正手段の結果に応じて前記クロック補正手段に供給する初期位相値を変更するようにしたことを特徴とする。

【0028】請求項2に係る発明は、前記初期位相値が、再生クロックの1周期を n ($n > 1$) 分割した位相のいずれかであることを特徴とする。

【0029】請求項3に係る発明は、前記クロック生成手段が電圧制御発振器 (VCO) を含む位相同期ループにて構成されると共に、前記クロック位相補正手段がVCOへの制御電圧にオフセットを与える手段を備え、前記VCOへ供給されるオフセットの値を変更することにより、初期位相値を変更するようにしたことを特徴とする。

【0030】

【発明の実施の形態】以下、本発明の実施の形態につき図面を参照して説明する。

【0031】図1は本発明の一実施例を示すブロック図である。図において、101は図2で説明した光磁気ディスクで、信号伝送方式としてPR (パーシャルレスポンス) が採用されている。これは、光磁気ディスク101の記録密度を上げると、隣接する再生RF信号間で符号間干渉が発生するが、係る符号間干渉を防止せずに符号間干渉を持たせたまま信号を伝送する方式がパーシャルレスポンス方式である。従って、光磁気ディスク101の再生RF信号は、PR方式【例えば、PR (1, 1) 方式】に応じて符号間干渉した再生波形となるため、かかる再生RF信号から“1”、“0”の2値再生データを得るには、後述するように、再生RF信号のサンプル値 (多値) を干渉波形に近づけるよう波形等化した後、ビタビ復号することにより達成される。

【0032】102はピックアップで、光磁気ディスク101を光学的に走査することにより、再生RF信号、タンジェンシャルブッシュブル信号 (TPP) を出力する。この内、再生RF信号は、光磁気効果による再生ビームのカー回転角に応じた信号で、上記PR (パーシャルレスポンス) 方式に従うものである。また、TPP信号は、ディスクから反射される反射ビームにおける走査線方向の強度分布 (グループまたはランドにおける長手方向の強度分布) に応じた信号である。

【0033】103はバンドパスフィルタ (BPF) で、偏心による低周波数成分及び後述するサンプリングにおいて低域へ折り返される高域成分の除去を行う。

【0034】104はAD変換器で、バンドパスフィルタ103の出力を後述する補正クロックCLKによってサンプリングし、サンプル値 (多値) のデータを出力する。

【0035】105は波形等化器で、例えばPR方式の干渉波形に近似するようにフィルタリングするトランスバーサルフィルタにて構成される。波形等化器105にて、再生RF信号は再生可能な既知の符号間干渉特性を持つデータとなる。

【0036】106はビタビ復号回路で、PR方式の波形干渉の特性を活かし、データ識別時刻以前の復号状態によって、統計的に最も確からしい値を推測する復号アルゴリズムであるビタビアルゴリズムに基づき2値化判定を行い2値データを出力する。また、ビタビ復号回路106は、復号されたデータにおける“1”から“0”への変化タイミングでタイミング信号TNを出力する。

【0037】107はヘッダ検出回路で、ビタビ復号回路106にて復号された上記2値データからセグメント (Segment) 1のヘッダーフィールドの位置を検出し、各信号処理部に対してタイミング信号を出力する。ヘッダーフィールドの検出は、ヘッダーフィールドに記録された固有パターン (データフィールドの開始位置を確認するための固定パターン) を検出することによってなされる。

【0038】108はデータ復調回路で、ヘッダ検出回路107からのタイミング信号に応じて各セグメントのデータフィールドのデータをデジタル復調する。

【0039】109は誤り訂正回路で、復調されたデータに付加されている誤り訂正符号を用いて復調データの誤り検出・訂正を行い、誤りがある場合にはデータを訂正して図示しない再生回路に出力する。尚、誤り訂正回路109は、誤り訂正符号の訂正能力を超えた誤りが発生したか否かの判定も行い、誤りの有無、訂正の可否等をコントローラ113に出力する。

【0040】110はPLL回路で、図10に示すようにTPP信号からFCMを検出するFCM検出回路41と、位相比較器42と、電圧制御発振器 (VCO) 43と、VCO43の出力を532分周する532進カウンタ44とより構成され、ピックアップ102からのTPP信号内のFCM再生信号に同期した再生クロックCLKを生成する。FCMを含むTPP信号 (図11参照) は、再生光ビームがFCMを走査したタイミングで正弦波形となるため、FCM検出回路41は正弦波形のゼロクロス時点で立ち上がる検出信号FAを出力し、斯かる検出信号FAはVCO43の出力信号を532分周する532進カウンタ44からの出力信号FBとの間に位相差を生じると、これを積分した直流電圧をVCOへ

VCO43の出力信号(再生クロック信号)の位相を調整する。これにより、PLL回路110は上記正弦波形の中央のエッジに位相が同期した再生クロックPCLKを発生することになる。

【0041】111は補正量算出回路で、ビタビ復号回路106からのタイミング信号TNに基づき波形等化器105の出力から位相ずれ量ERRを算出し、この算出した位相ずれ量ERRに応じてPLL回路110からの再生クロックPCLKの位相補正が行われる。

【0042】かかる位相ずれ量の算出は、上記セグメント(Segment)1のヘッダーフィールドのトレーニングデータを再生している期間に実行される。トレーニングデータの再生期間を示すタイミング信号TWはヘッダ検出回路107から、またトレーニングデータのC Levelの値をH LevelからL Levelに向けて通過するタイミングはビタビ復号回路106からタイミング信号TNとして入力される。サンプル点(Xi)は、ビタビ復号回路106における2値データの“1”から“0”への変化点に相当する。従って、ERRは、再生期間を示すタイミング信号TWと2値データの“1”から“0”への変化タイミングを示すタイミング信号TNが入力されたタイミングで求められる。

【0043】112はクロック位相補正回路で、補正量算出回路111にて算出された補正量SELに基づきPLL回路110からの再生クロックPCLKの位相を補正して補正クロックRCLKを出力する。

【0044】113はコントローラで、マイクロプロセッサ或いはDSP(デジタルシグナルプロセッサ)等によって構成され、光磁気ディスク再生装置内の総合的な制御を行う。

【0045】コントローラ113は、外部からデータの再生の要求があると、要求されたブロックの再生を行うべくディスク再生装置内の各ユニットに対して指示する。このとき、コントローラ113は補正值算出回路111に対して位相補正の初期値INITを供給する。補正值算出回路111は、前記初期値INITから位相補正値の算出を開始し、トレーニングデータ領域の終了時点における位相補正値を補正量SELとして出力する。クロック位相補正回路112は、補正量SELに従い、再生クロックPCLKの位相を補正して補正クロックRCLKとなし、AD変換器104に供給する。

【0046】当該ブロックにおいて誤りがないか、または誤りが訂正できる場合には、当該ブロックのデータ再生を終了する。

【0047】一方、訂正できない誤りがある場合には、コントローラ113は再度当該ブロックの再生(リトライ)を行うように指示するが、その原因をトレーニングデータに対する補正値の収束不足と推定し、補正値の収束性を高めるためにクロックを $1/n$ 周期進める値を初期位相値に加算した新たな初期位相値INITを補正値

算出回路111に出力する。

【0048】新たな初期位相値に基づく補正においても誤りが訂正されない場合には、更に $1/n$ 周期位相を進めた補正値を初期位相値INITとして再度、再生(リトライ)を行うように指示する。斯かる位相初期値の変更は、ディスク再生装置に設定された回数が終了するまで繰り返される。

【0049】図12は、補正量算出回路111の一例を示す図である。図において、51は減算器で、入力されたサンプルデータDinから直流成分(C Level)を減算して位相ずれ量ERRを出力する。52はゲートで、ビタビ復号回路106からのサンプリングデータDinの“1”から“0”への変化点を示すタイミング信号TNと、ヘッダ検出部107からのトレーニングデータフィールドを示すタイミング信号TWを入力とし、図5～図7におけるXiの位置を示すタイミング信号を出力する。53はレベル判定回路で、ゲート52の出力である上記タイミング信号に応じて動作し、位相ずれ量ERRが所定の範囲内(即ち、データ再生に影響を与えない範囲内)にあるか、あるいは範囲以上であるか、範囲以下であるかを判定する。

【0050】例えば、AD変換器104が8ビット精度であり、RF信号がAD変換器104の有効レンジの80%程度で入力されたとし、 $nT:2T$ ($n \geq 3$)の振幅比が約5:4(80%)であるとする、補正クロックが ± 10 度以内の範囲に収まる所定範囲は $|ERR| \leq 16$ となる。

【0051】そして、位相ずれ量ERRが所定の範囲外にある時のみ、ゲート54、55に動作信号が出力される。この際、ERRが所定の範囲より小さい場合にはゲート54を介してアップダウンカウンタ56にアップ指令(UP)を発し、ERRが所定の範囲より大きい場合には、ゲート55を介してアップダウンカウンタ56にダウン指令(DOWN)を発する。54はゲートで、レベル判定回路51からアップ指令、且つ、比較器58からの信号がハイレベル(不一致、 $<m$)にある時にアップダウンカウンタ56にアップ指令を出力する。55はゲートで、レベル判定回路51からダウン指令、且つ、比較器57からの信号がハイレベル(不一致、 >0)にある時にアップダウンカウンタ56にダウン指令を出力する。56は、アップダウンカウンタで、ゲート52から動作指令信号が入力され、且つ、レベル判定回路53からアップ指令またはダウン指令が入力されると、カウント値を1だけカウントアップまたはカウントダウンし、カウント値であるSELを出力する。57、58は比較器で、クロック位相補正回路112にて補正可能な補正値の上限である値“m”と下限である値“0”との比較結果をそれぞれ出力する。各比較器は、アップダウンカウンタ56の値が、0～mの範囲から逸脱しないようにするリミッタとして機能するものであ

り、カウンタ56の値が値“m”または“0”に達したときに制御信号を出力する。

【0052】59はエッジ検出回路で、タイミング信号TWに先行したタイミング信号を作り出し、アップダウンカウンタ56のLOAD端子に供給する。アップダウンカウンタ56は、LOAD端子にエッジ検出回路59の出力が入力されると、コントローラ113からの初期位相値INITがセットされる。即ち、トレーニングデータフィールドが検出される毎に初期値が設定されることになる。

【0053】補正量算出回路111は、トレーニングデータフィールドが再生されている際、タイミング信号TNが発生する毎に、位相ずれ量ERRのレベルをレベル判定回路53にて判定し、所定範囲より高ければカウンタ56の値を1つだけカウントダウンさせ、所定範囲よりも低ければカウンタ56の値を1つだけカウントアップさせる。カウンタ56の値は、補正量SELとしてクロック位相補正回路112に供給される。

【0054】そして、トレーニングデータフィールドの再生が終了すると、ゲート52からの出力がLレベルになるため、その後、カウンタ56のカウント値の変更は発生せず、クロック位相補正回路112はトレーニングデータフィールド終了時のカウント値を補正量として後続のデータを再生する。

【0055】斯かる動作について、補正量の変化とERRの変化を示す図13を参照して説明する。

【0056】エッジ検出回路59からのタイミング信号がアップダウンカウンタ56のINIT端子に供給されると、補正量SELとして初期値($m/2$ 付近の整数値)がセットされる。そして、図5～図7におけるXiの位置を示すタイミング信号に応じてERRのレベルを判定し、アップダウンカウンタ56のカウント値を変化させる。図から明らかなように、この場合には、補正量SELが小さくなるにつれ、ERRがゼロに収束している。

【0057】尚、補正量算出回路の例として図12ではアップダウンカウンタを用いた場合を示したが、ループフィルターを用いたり、平均位相ずれ量による位相判定等を採用する構成とすることも可能である。

【0058】図14は、クロック位相補正回路112の具体的構成例を示すものである。図において、71は遅延線で、再生クロックPCLKを入力とし、等間隔の遅延量である $m+1$ 種類の遅延クロックCLK0～CLKmを出力する。72は選択器で、補正量算出回路111からの補正值SELに基づき遅延クロックCLK0～CLKmの中から1つを選択し、補正クロックRCLKとして出力する。例えば、補正值SELがn($0 \leq n \leq m$)であるとする、遅延クロックCLKnが選択されることになる。

【0059】以上、本発明の実施の形態について説明し

たが、本発明はかかる実施の形態に制限されるものではなく、他に種々の変更が可能である。

【0060】例えば、図1の補正量算出回路111では、位相補正における初期位相値INITを変更する構成について説明したが、PLL回路の制御電圧(アナログ電圧)を変更するようにしても良い。斯かる構成例を図15に示す。図において、116はコントローラであり、図1のコントローラ113と同一の機能に加えてアナログ出力レベルを変更可能な機能を備えている。そして、アナログ出力のレベル(VCOへの制御電圧に加えるオフセット電圧)を変化させることで図1と同一の効果を得ることが可能である。

【0061】また、波形等化器105をAD変換器104の前段に配置し、アナログ波形等化によってPR特性に等化するようにしても良い。

【0062】また、PR(1, 1)方式の光磁気ディスクを例示して説明したが、他のデータ伝送方式の光磁気ディスクや、相変化型ディスクの記録再生装置にも本発明を適用することができる。

【0063】

【発明の効果】以上、本発明によれば、記録した領域におけるディスクの局所的な欠陥や再生不良により、適正な位相補正が行われなかった場合でも、位相補正の初期値を変更し収束性を固めるようにしたので、迅速に適正なクロックにてデータの再生を行うことができる。

【0064】また、初期位相値を再生クロックの $1/n$ 周期の離散した値とすることにより、データを再生する場合の収束性(適性クロックとなるまでの時間)が向上する。

【図面の簡単な説明】

【図1】本発明の一実施例を示すブロック図である。

【図2】光磁気ディスクの構成例を示す図である。

【図3】光磁気ディスクにおけるデータ構成例を示す図である。

【図4】トレーニングデータの再生RF信号波形を示す図である。

【図5】位相ずれ検出原理を説明するための波形図で、再生RF信号とクロックとが同期している状態を示す図である。

【図6】位相ずれ検出原理を説明するための波形図で、再生RF信号がクロック信号よりも進んでいる状態を示す図である。

【図7】位相ずれ検出原理を説明するための波形図で、再生RF信号がクロック信号よりも送れている状態を示す図である。

【図8】位相ずれ検出原理を説明するための波形図で、トレーニングデータ領域に欠陥が生じた時の状態を示す図である。

【図9】位相ずれ検出原理を説明するための波形図で、再生RF信号特性が不良の時の状態例を示す図である。

【図 10】 クロック生成回路の構成例を示す図である。

【図 11】 クロックマークの再生波形及びクロック生成回路各部の信号波形を示す図である。

【図 12】 本発明に係る補正量算出回路の一例を示す図である。

【図 13】 補正値とERRとの関係を説明するための図である。

【図 14】 本発明に係る位相補正回路の一例を示す図である。

【図 15】 本発明の他の実施例を示すブロック図である。

【符号の説明】

101 光磁気ディスク

102 ピックアップ

103 バンドパスフィルタ

104 A/D変換器

105 波形等化器

106 ビタビ復号回路

107 ヘッダ検出回路

108 データ復調回路

109 誤り訂正回路

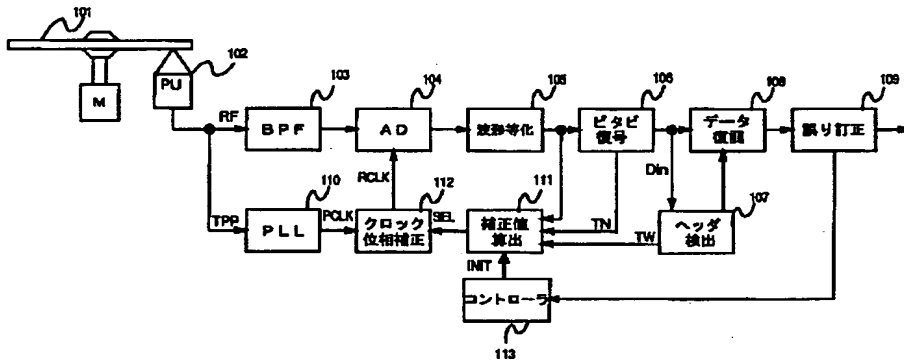
110 PLL回路

111 補正量算出回路

112 クロック位相補正回路

113 コントローラ

【図 1】

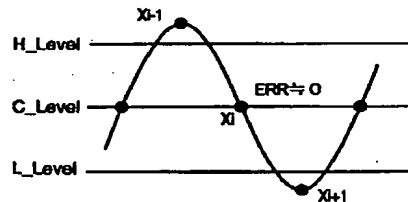


【図 4】

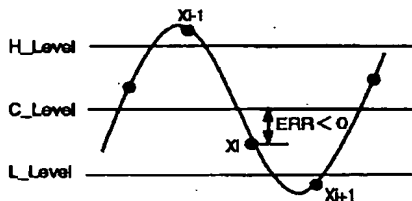
【図 5】



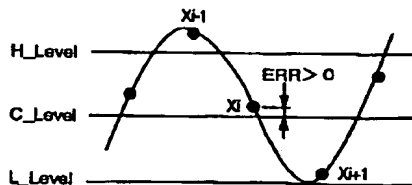
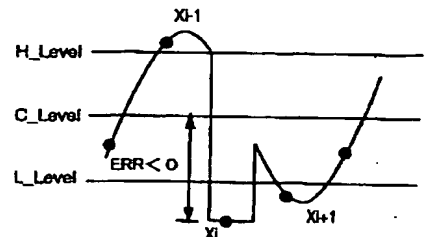
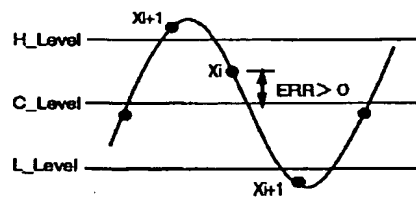
【図 6】



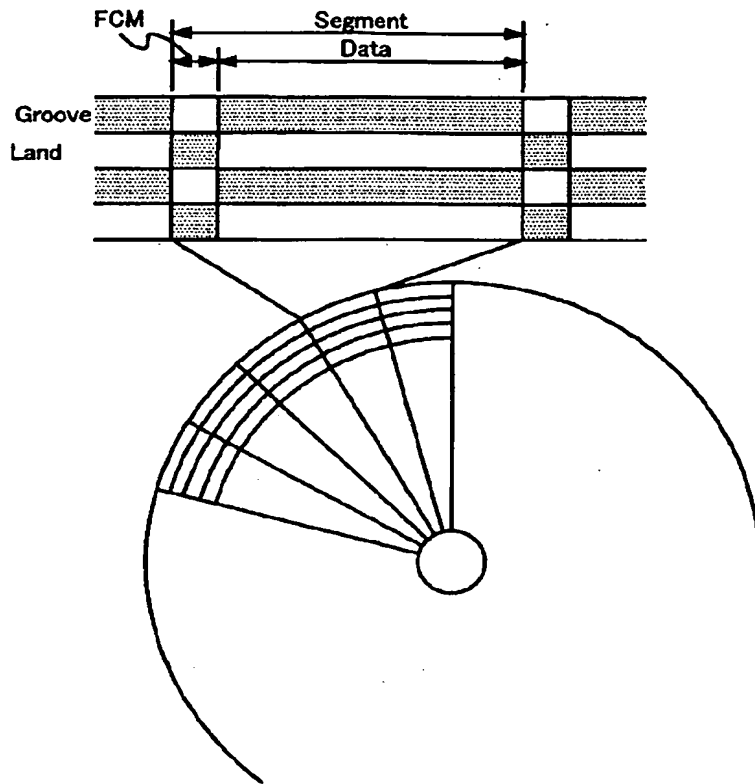
【図 7】



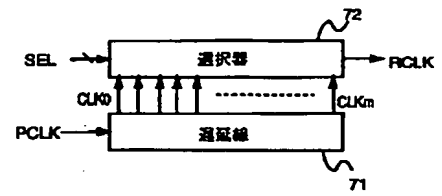
【図 8】



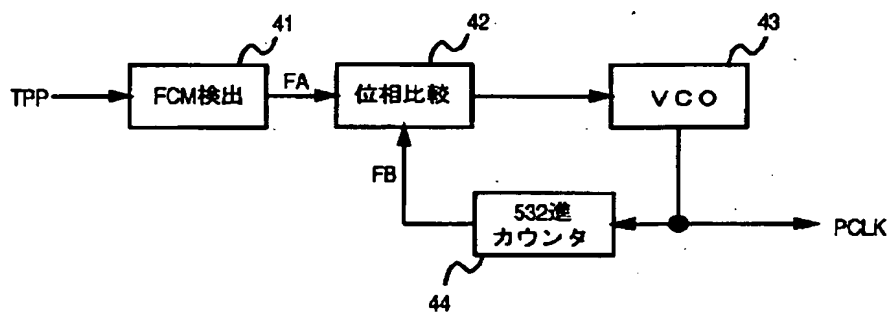
【図2】



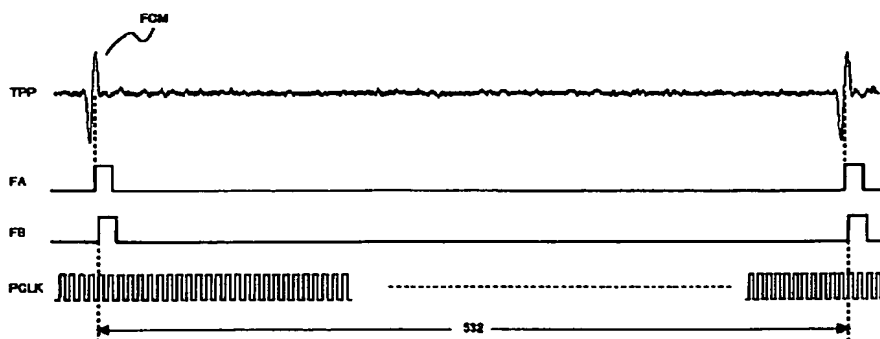
【図13】



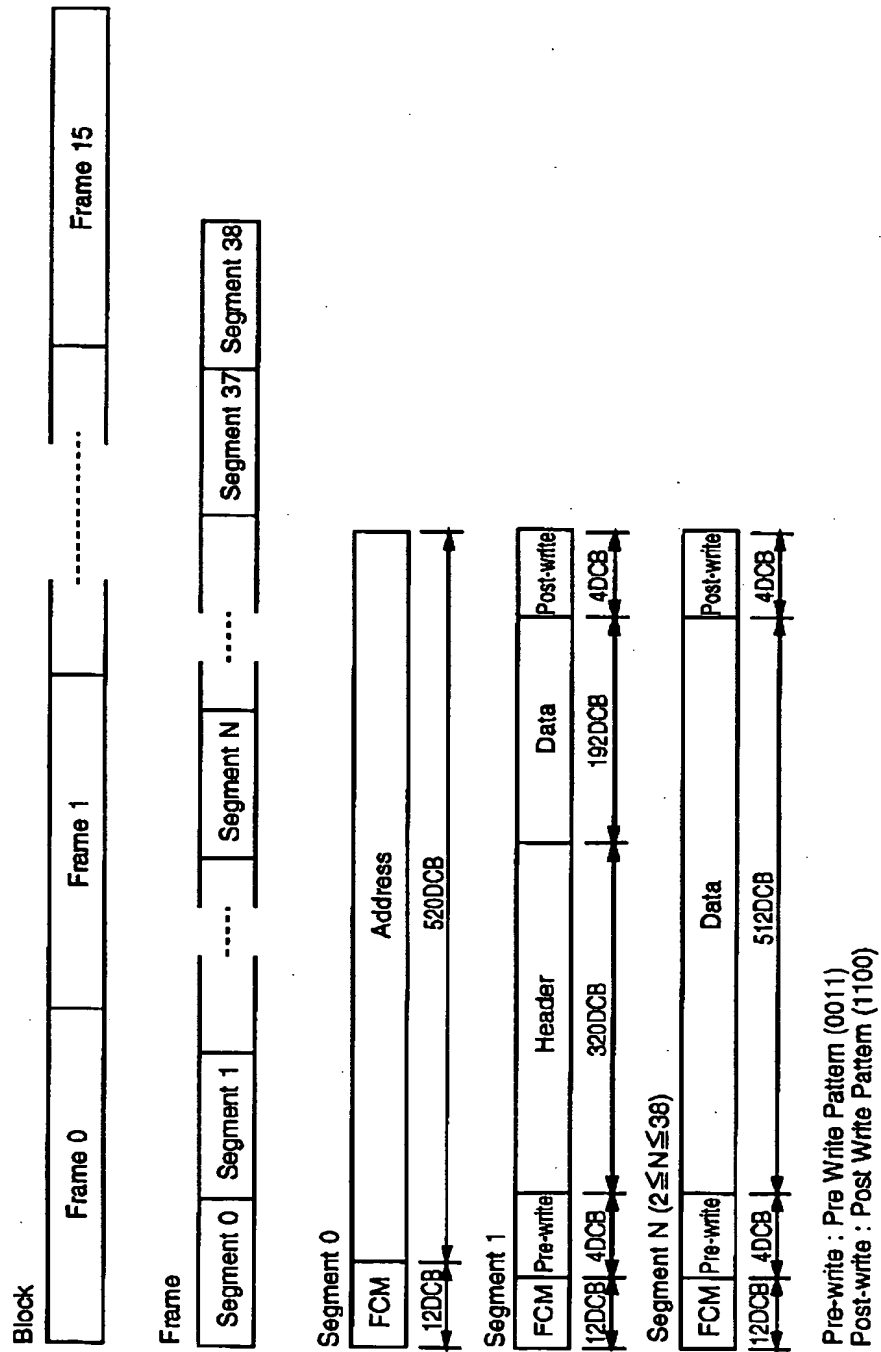
【図10】



【図11】



【図 3】



(72)発明者 間宮 昇
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

Fターム(参考) 5D044 BC06 CC04 DE03 DE12 DE32
DE38 DE52 DE68 GM14 GM15